

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-224220

(43)Date of publication of application : 17.08.1999

(51)Int.Cl.

G06F 12/02

G06F 12/02

G06F 12/08

(21)Application number : 10-026865

(71)Applicant : HITACHI LTD

(22)Date of filing : 09.02.1998

(72)Inventor : SANPEI HIDETOMO
OKAMURA KOJI

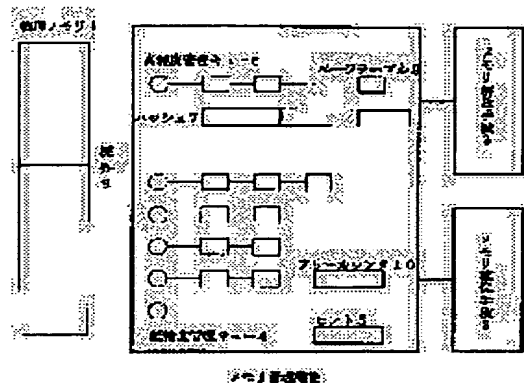
(54) MEMORY MANAGEMENT SYSTEM

(57)Abstract:

PROBLEM TO BE SOLVED: To suppress processing overheads and a required resource amount by separating a real memory into plural areas with a certain physical address and applying different aligning method for the respective areas.

SOLUTION: A physical memory 1 is divided into pages of a fixed length. Respective pages are provided with a corresponding page table 8, wherein the area of a physical address smaller than a boundary value 9 is managed as a high accuracy management area and the area of a physical address smaller than the boundary value 9 is managed as a low accuracy management area. A page of the high accuracy management area is provided with a hash 7 for which the physical address is a queue 6. The low accuracy management area is provided with a queue 4 for the respective physical addresses of a certain range and the page is connected to the queue 4 corresponding to the physical page.

Thus, even in the case that it is required to align the elements of the queues 4 and 6, the overheads and the resource amount are reduced by considering the using frequency of the elements or the like and separating the area for strictly aligning them and the area for aligning them just by a certain unit.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

THIS PAGE BLANK (USPTO)

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-224220

(49) 公開日 平成11年(1999) 6月17日

(51) Int. Cl. ⁸	識別記号	F I	
G 0 6 F 12/02	5 7 0	G 0 6 F 12/02	5 7 0 A
	5 1 0		5 1 0 A
12/08		12/08	W
			E

審査請求 未請求 請求項の数 1 O L (全 4 頁)

(21) 出願番号 特願平10-28865
 (22) 出願日 平成10年(1998) 2月9日

(71) 出願人 000005108
 株式会社日立製作所
 東京都千代田区神田駿河台四丁目6番地
 (72) 発明者 三瓶 英智
 神奈川県横浜市戸塚区戸塚町5030番地株式
 会社日立製作所ソフトウェア開発本部内
 (72) 発明者 岡村 浩司
 神奈川県横浜市戸塚区戸塚町5030番地株式
 会社日立製作所ソフトウェア開発本部内
 (74) 代理人 弁理士 小川 勝男

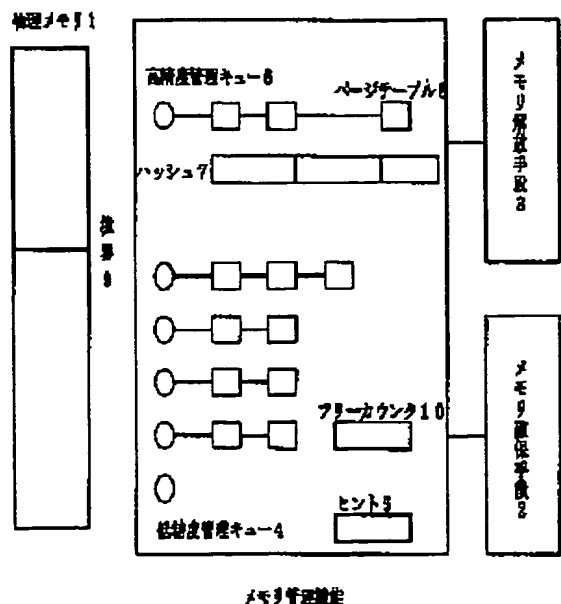
(54) 【発明の名称】 メモリ管理方式

(57) 【要約】

【課題】連続した実メモリ領域を必要とする計算機システムに於いて、処理オーバーヘッドおよび必要な資源量を抑えた使用ページの局所化機能を有するメモリ管理機構を提供する。

【解決手段】実メモリをある物理アドレスで二つの領域に分離し、各領域毎に異なる整列方法を適用する。二つの領域は、物理アドレスをキーにして各ページを厳密に整列する領域(高精度管理領域)と、物理アドレスがある範囲内であるページを一単位として整列を行う領域(低精度管理領域)に分けられ、できるだけ低精度領域のメモリを割り当てるようにすることで使用メモリを局所化する。

図1



メモリ管理装置

【特許請求の範囲】

【請求項1】実メモリを管理するページテーブルを、物理アドレスに応じて二つの領域に分割し、各領域毎に異なる整列方法を適用することを特徴とするメモリ管理方式。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は電子計算機システムにおけるメモリ管理方式に関し、特に実メモリの割り当て方式に関する。

【0002】

【従来の技術】仮想記憶方式を採用した電子計算機システムでは、通常、連続した仮想アドレスに対応する実メモリは連続である必要がない。しかし、I/Oのようにハードウェアが直接メモリにアクセスする場合は物理アドレスを使用するため、物理アドレスの連続したメモリが必要になる。

【0003】通常このように物理アドレスの連続した領域が必要となった場合、実メモリの使用状況が格納されているテーブルを検索し、要求された大きさの連続した空きメモリが存在する場合はこれを割り当て、存在しなかった場合はメモリ上の情報を他のメモリに移動することで連続した空きメモリ領域を生成し、これを割り当てるという方法が使用される。

【0004】しかし、この方法では実メモリ上の情報を移動する処理に時間を要し、また生成された連続空きメモリ領域が物理アドレスでアクセスされるようになると移動ができなくなることから、この領域がさらに連続した実メモリ確保の障害となる可能性がある。

【0005】このため従来は実メモリを管理するページテーブルを整列しておき、使用される実メモリを局所化するという方法が使用されていた。

【0006】

【発明が解決しようとする課題】上記の方式では全てのページテーブル操作に対して整列が実行されるため、ページテーブル数が多い場合は処理のオーバーヘッドとなっていた。また、このオーバーヘッドを避けるためにハッシュを利用すると、ハッシュのために多くのメモリが必要となり、ユーザの使用できる資源を圧迫する結果となっていた。

【0007】

【課題を解決するための手段】上記の問題を解決するために、実メモリをある物理アドレスで二つの領域に分離し、各領域毎に異なる整列方法を適用する。

【0008】二つの領域は、物理アドレスをキーにして各ページを厳密に整列する領域（高精度管理領域）と、物理アドレスがある範囲内であるページを一単位として整列を行う領域（低精度管理領域）に分けられ、できるだけ低精度領域のメモリを割り当てるようにすることで使用メモリを局所化する。

【0009】高精度管理領域のページは一つのキューと、ハッシュで管理され、キューに属するページは全て物理アドレス順に整列されている。ハッシュは物理アドレスをキーとして、対応する範囲にページがあればそのページを、対応する範囲にページがなければ近傍のハッシュを指している。

【0010】高精度管理領域からメモリを確保する際はキューの最後に繋がれているページを外し、当該ページの物理アドレスに対応するハッシュが当該ページを指していればハッシュが隣接したページか、近傍のハッシュを指すように更新する。

【0011】高精度管理領域のメモリを解放する際は、物理ページに対応するハッシュから近傍のページを得て、キューを検索することで戻すべき位置を見つける。物理アドレスに対応するハッシュが他のハッシュを指していた場合は当該ページを指すように更新する。

【0012】低精度管理領域のページはある物理アドレス範囲に対応した複数のキューで管理される。ページはキューの上では整列されない。低精度管理領域には、空きページを持つキューへのヒントが存在する。

【0013】低精度管理領域からメモリを確保する際はヒントの指すキューに繋がれているページを外す。キューがからになった場合はヒントを更新する。

【0014】低精度管理領域のメモリを解放する際は、物理アドレスの対応するキューにページを戻し、ヒントが現在操作しているキューよりも高精度管理領域側を指している場合は更新する。

【0015】

【発明の実施の形態】本発明の実施例について図面を参照して詳細に説明する。

【0016】図1は本発明の実施例を示すブロック図であり、物理メモリ1は固定長のページに分割される。各ページは対応するページテーブル8を有し、物理アドレスが境界値9よりもより小さい領域を高精度管理領域、大きい領域を低精度管理領域として管理する。高精度管理領域のページは物理アドレスをキーとするハッシュ7を持つ。低精度管理領域はある範囲の物理アドレス毎にキュー4を持ち、ページはその物理ページに対応したキューに繋がれている。空きページを持つキューへのヒント5と空きページ数を示すフリーカウント10が存在する。

【0017】メモリ確保手段2は、はじめに低精度管理領域の空きページ数を調べ、空きページが存在する場合はヒント5の指すキューからページを確保する。確保したページが当該キューの最後のページであった場合は、ヒント5が現在のキューよりもひとつ高精度管理領域側のキューを指すように更新する。

【0018】低精度管理領域に空きページが存在しない場合は高精度管理領域のキューの最後尾に存在するページを確保する。確保したページに対応するハッシュ7が

確保したページを指していた場合は、ハッシュの指すページを自分に隣接したページに更新する。ハッシュの対応する物理アドレス範囲内にページが存在しないときは隣接するハッシュを指すように更新する。

【0019】ページ解放手段3は、ページテーブルを調べ、低精度管理領域のページである場合は低精度管理キュー4のなかで対応するものにページを繋ぐ。ヒントがいま操作したキューよりも高精度管理領域側のキューを指していた場合は、ヒントが現在操作したキューを指すように更新する。

【0020】高精度管理領域のページである場合は、ページに対応するハッシュから、解放するページを挿入すべき位置の近傍に存在するページを見つけ、物理アドレスをキーにしてキューをたどり、ページを挿入すべき位置に隣接したページを見つけ、繋ぐ。

【0021】

【発明の効果】本発明により、キューのエレメントを整列しておく必要がある場合であっても、エレメントの使用頻度等を考慮して厳密に整列しておく領域と、ある単位で整列されていればいい領域を分離することで整列に必要なオーバーヘッドおよび資源量を軽減することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例のブロック図。

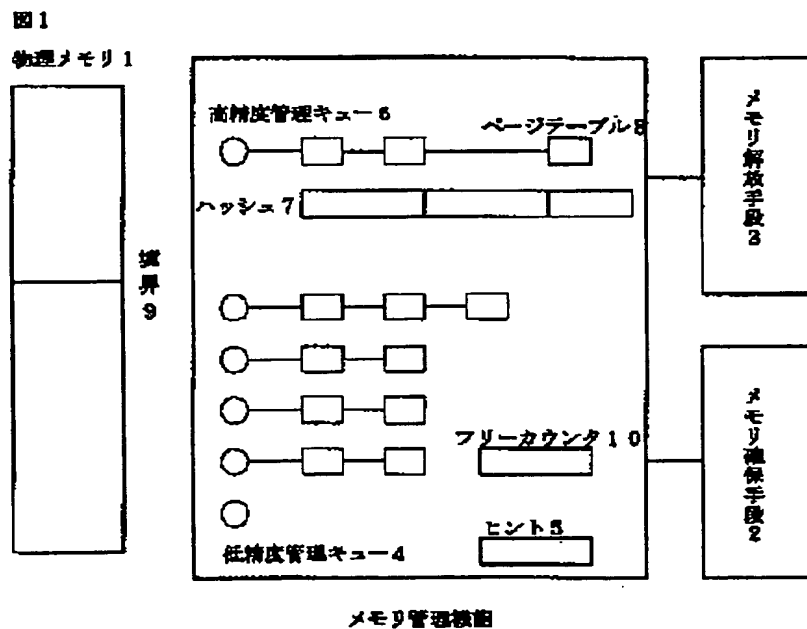
【図2】メモリ確保処理を示すフローチャート。

【図3】メモリ解放処理を示すフローチャート。

【符号の説明】

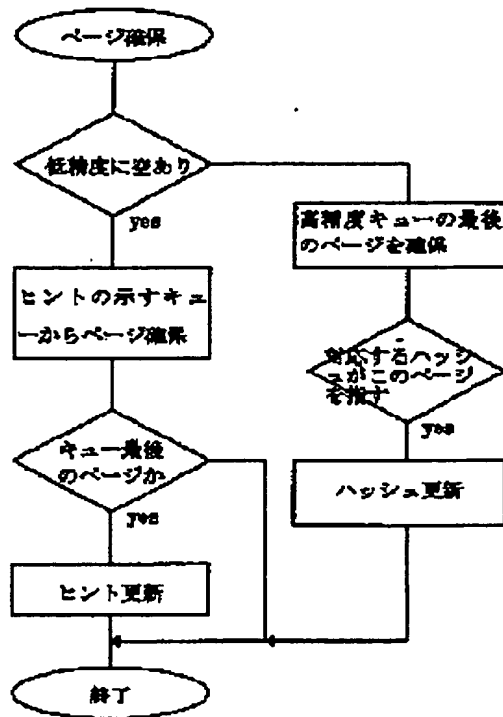
1…実メモリ、 2…メモリ確保手段、
3…メモリ解放手段、4…低精度管理キュー、5…ヒント、
6…高精度管理キュー、7…ハッシュ、8…ページテーブル、
9…境界、 10…フリーカウント。

【図1】



【図2】

図2



【図3】

図3

